



VK16K33AQ 数据手册

16×8 LED显示驱动芯片

Rev.1.1

知识产权说明

深圳市永嘉微电科技有限公司（以下简称“本公司”）已向国内外知识产权部门申请并获得了相关专利，享有这些专利的合法权益，并受到法律的严格保护。

本公司的产品及其相关专利权未经明确授权，任何公司、组织或个人均不得擅自使用。一旦发现任何侵权行为，本公司将采取一切必要的法律手段，坚决遏止此类不当行为，并追究侵权者因侵权行为给本公司造成的损失，或侵权者因此获得的不法利益。

本公司的名称和标识均为注册商标，受法律保护。未经本公司书面许可，任何单位或个人不得使用或仿冒。

在本公司知识产权的保护范围内，任何形式的许可证转让，无论是明示还是暗示，均不被允许。

1 概述

VK16K33AQ是一种带按键扫描接口的数码管或点阵LED驱动控制专用芯片,内部集成有数据锁存器、键盘扫描、LED驱动模块等电路。数据通过I2C通讯接口与MCU通信。SEG脚接LED阳极,GRID脚接LED阴极,可支持16SEG×8GRID的点阵LED显示面板。最大支持13×3的按键。内置上电复位电路,整体闪烁频率可设置,可通过命令进入待机模式,采用QFN28封装形式。

2 特点

- 工作电压 3.0-5.5V
- 内置 RC振荡器
- 最大16个SEG脚, 8个GRID脚
- SEG脚只能接LED阳极, GRID脚只能接LED阴极
- I2C通讯接口, I2C从机地址可通过IO脚选择
- 16级整体亮度可调
- 最大13×3的按键扫描
按键显示复用(需硬件电路配合)
支持组合键(需要电路配合)
- 读/写显示/按键数据地址自动加1
- 内置显示RAM为16x8位
- 内置上电复位电路
- 整体闪烁频率可设置
- 通过命令进入待机模式
- 驱动电流大, 适合高亮显示场合
- 封装
QFN28 (04×04 ×0.75-0.40)

3 选型表

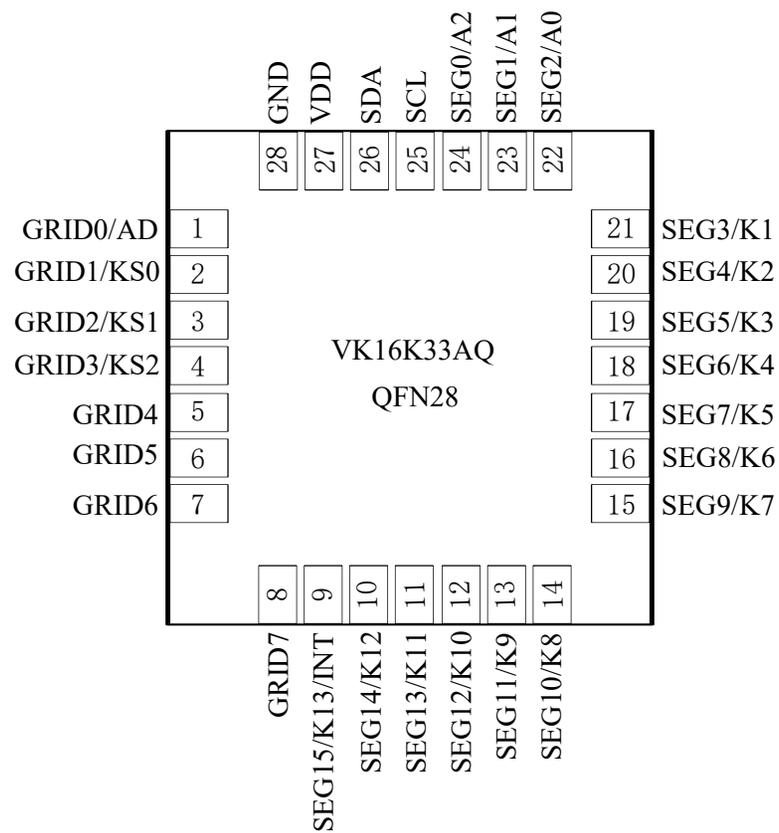
	共阴驱动	共阳驱动	按键	封装
VK16K33A	16 段 8 位	8 段 16 位	13×3	SOP28
VK16K33AA	16 段 8 位	8 段 16 位	13×3	SSOP28
VK16K33AQ	16 段 8 位	8 段 16 位	13×3	QFN28L(4mm×4mm)
VK16K33B	12 段 8 位	8 段 12 位	10×3	SOP24
VK16K33BA	12 段 8 位	8 段 12 位	10×3	SSOP24
VK16K33BQ	12 段 8 位	8 段 12 位	10×3	QFN24L(4mm×4mm)
VK16K33C	8 段 8 位	8 段 8 位	8×3	SOP20
VK16K33CQ	8 段 8 位	8 段 8 位	8×3	QFN20L(3mm×3mm)

说明:接共阴/共阳数码管都是SEG接阳极, GRID接阴极。

4 订购选项

产品型号	封装形式	管装数	盘(卷)装数	盒装数	箱装数	备注
VK16K33A	SOP28	1 管/26		1 盒/2080	1 箱/20800	
VK16K33AA	SSOP28	1 管/50		1 盒/10000	1 箱/100000	
VK16K33AQ	QFN28L		1 卷/490	1 盒/4900	1 箱/29400	
VK16K33B	SOP24	1 管/30		1 盒/2400	1 箱/24000	
VK16K33BA	SSOP24	1 管/50		1 盒/10000	1 箱/100000	
	SSOP24		1 卷/4000	1 盒/8000	1 箱/64000	
VK16K33BQ	QFN24L		1 卷/490	1 盒/4900	1 箱/29400	
VK16K33C	SOP20	1 管/36		1 盒/2880	1 箱/28800	
VK16K33CQ	QFN20L		1 卷/490	1 盒/4900	1 箱/29400	

5 管脚排列



有关详细信息，请参见 [封装信息](#)

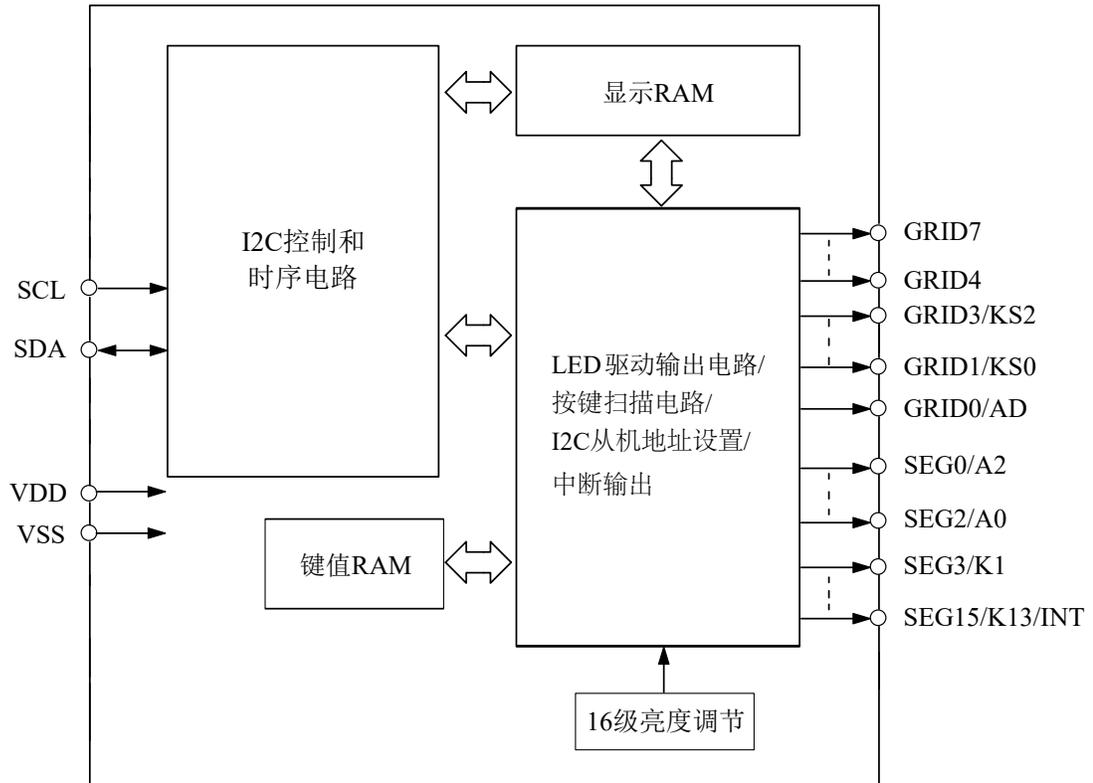
5.1 VK16K33AQ/ QFN28管脚列表

脚位	管脚名称	输入/输出	功能描述
28	GND	电源地	电源负
1	GRID0/AD	输出	LED位输出（N管开漏）。 I2C从机地址设置输出脚通过二极管和3个地址输入脚串接的电阻公共脚相连。
2-4	GRID1/KS0- GRID3/KS2	输出	LED位输出（N管开漏）；按键扫描输出。
5~8	GRID4 ~ GRID7	输出	LED位输出（N管开漏）
10-21	SEG14/K12- SEG3/K1	输入/输出	LED段输出（P管开漏）；按键扫描输入，按键信号在显示周期结束后被锁存。
22-24	SEG2/A0- SEG0/A2	输入/输出	LED段输出（P管开漏）。 I2C从机地址设置输入脚，串接电阻后连接到地址输出脚串接的二极管上为1，悬空为0，可设置8个地址0xE0-0xEE，bit0为读/写位。 *1
25	SCL	输入	I2C串行时钟脚，需外接上拉电阻。
26	SDA	输入/输出	I2C串行数据输入/输出脚，需外接上拉电阻。
27	VDD	电源正	电源正
9	SEG15/K13 /INT	输入/输出	I. SEG / INT寄存器的bit0位设置为“0”时，此脚为LED段输出（P管开漏）和按键扫描输入，按键信号在显示周期结束后被锁存。 II. SEG / INT寄存器的bit0位设置为“1”时，此脚为为中断（INT）输出。SEG/INT寄存器bit1位设置为“0”时，INT输出低电平有效 SEG/INT寄存器bit1位设置为“1”时，INT输出高电平有效 III. 此脚按键和INT功能只能2选1

***1** 在上电复位或者按键扫描周期更新I2C从机地址。

6 功能说明

6.1 框图



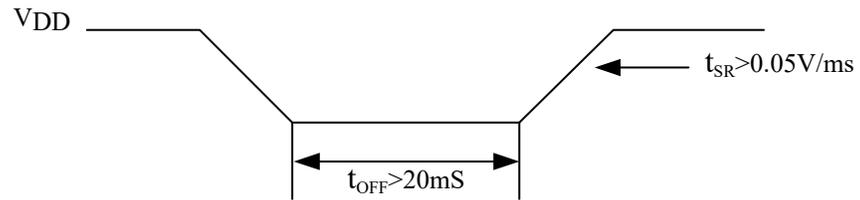
6.2 上电复位

上电后，芯片通过内部上电复位电路初始化，上电复位后的1ms内避免进行I2C数据传输，初始化后的状态如下所示：

- 系统振荡器关闭
- GRID0~GRID3 输出 VDD。
- GRID4~GRID7 输出高阻抗。
- 所有SEG引脚为输入脚。
- LED 显示关闭。
- 按键扫描停止。
- SEG/INT 脚设为SEG输出。
- 显示亮度为16/16duty。

在芯片工作期间，若VDD下降到低于规定的最小工作电压时，必须满足上电复位时序条件，即VDD电压必须下降到0V，且在上升到正常工作电压之前至少保持 20ms 的 0V 电压

上电复位时序



6.3 待机模式和唤醒

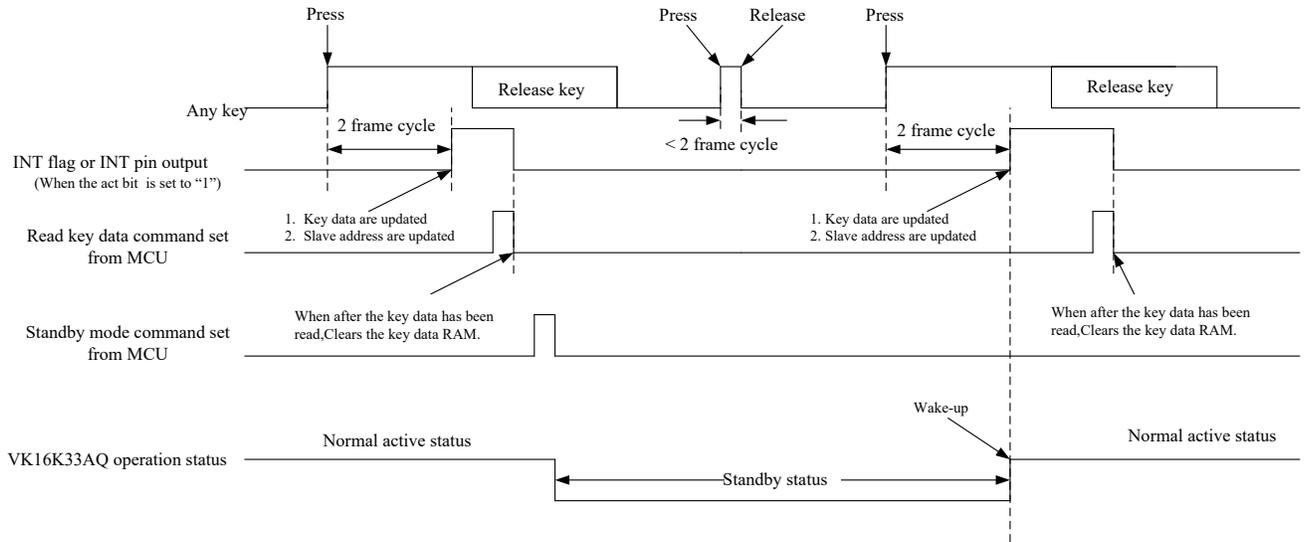
待机模式

待机模式下，除了系统设置命令外，VK16K33AQ不接收任何输入命令且不可写数据到显示RAM中。若系统设置寄存器的Bit0位设为“0”，进入待机模式。待机模式下的状态如下所示：

- 系统振荡器关闭。
- GRID0~GRID3 输出 VDD。
- GRID4~GRID7 输出高阻抗。
- LED显示为关闭。
- 按键扫描停止。
- 所有按键数据以及INT标志位被清零，直到待机模式解除。
- 若有任何按键按下或系统设置寄存器Bit0位设为1，待机模式解除，芯片唤醒。
- 若SEG/INT寄存器中的Bit0位设为0，所有SEG脚设为输入。
- 若SEG/INT寄存器中的Bit0位设为1，除SEG/INT脚设为INT输出外，其它所有SEG引脚设为输入。
- 若SEG/INT设置寄存器中的 Bit1位设为0，INT 引脚保持高电平输出。
- 若SEG/INT设置寄存器中的 Bit1位设为1，INT 引脚保持低电平输出。

唤醒

- 通过一个有效按键按下或将系统设置寄存器Bit0位设为1可唤醒芯片，接着进行按键扫描。
- 系统振荡器开始正常工作。
- 在待机模式下，VK16K33AQ仍可被写入任一命令，待唤醒后会执行最后一道命令。按键按下与唤醒动作之间的关系如下图所示。



6.4 显示RAM-存储结构

静态显示存储器（RAM）结构为16×8位，存储所显示的数据。RAM的内容直接映射成LED驱动器的显示内容，显示地址为0x00-0x0F，共16个显示单元。如果要打开/关闭某个LED，只需把对应的显示RAM位置1或者清0：

例如控制SEG0脚和GRID0脚驱动的LED1亮灭，只需把对应的显示RAM（地址0x00）的Bit0位置1或者清0。

RAM中的内容映射至LED的过程如下表所示：

段位	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8	地址	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0	地址	段位
GRID0									0x01								LED1	0x00	GRID0
GRID1									0x03									0x02	GRID1
GRID2									0x05									0x04	GRID2
GRID3									0x07									0x06	GRID3
...								
GRID7									0x0F									0x0E	GRID7
	D7	D6	D5	D4	D3	D2	D1	D0		D7	D6	D5	D4	D3	D2	D1	D0		

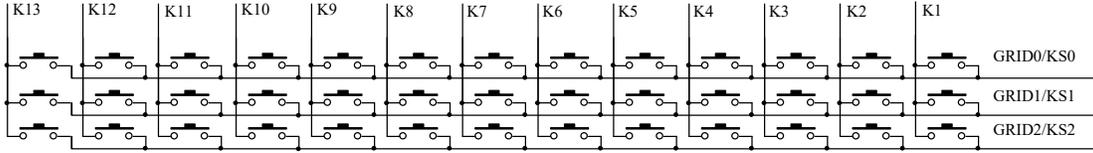
说明：

芯片显示RAM在上电瞬间其内部保存的值可能是随机的，建议客户对显示RAM进行一次上电清零，即上电后向16位显存地址（0x00-0x0F）中全部写入数据0x00。

SEG脚只能接LED阳极，GRID脚只能接LED阴极，不可反接。

7 按键扫描

7.1 按键数据读取



按键扫描由硬件自动完成，用户只需要通过I2C读按键值。有键按下产生INT中断，此中断标志可以通过I2C读取，也可以通过INT脚输出（开漏输出）。一个按键扫描周期内，39（13x3）个按键扫描总去抖时间至少20ms。当在采样周期内扫描到一个或多个前一扫描周期内未按下的键按下时，将产生INT中断。在每个去抖周期内按键扫描电路将检测同时按下的键数（支持多键同时按下）。

当所有按键数据都已被读取后，按键数据RAM被清除且INT标志位被清为“0”，如果SEG/INT脚设置为INT输出，那么INT脚恢复为未按键时电平。

INT标志位寄存器：

INT 寄存器地址	INT 标志								功能说明
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	有键按下标志
0x60	INT 标志 位	键按下 Bit7-Bit0置 1 全部键读取清 0							

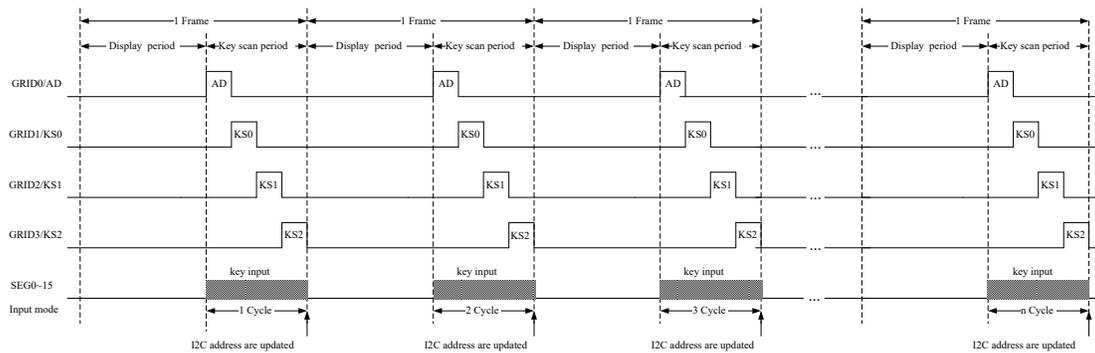
键值RAM地址和对应按键:

键值RAM地址							
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0x40	KS0/K8	KS0/K7	KS0/K6	KS0/K5	KS0/K4	KS0/K3	KS0/K2	KS0/K1
0x41	0	0	0	KS0/K13	KS0/K12	KS0/K11	KS0/K10	KS0/K9
0x42	KS1/K8	KS1/K7	KS1/K6	KS1/K5	KS1/K4	KS1/K3	KS1/K2	KS1/K1
0x43	0	0	0	KS1/K13	KS1/K12	KS1/K11	KS1/K10	KS1/K9
0x44	KS2/K8	KS2/K7	KS2/K6	KS2/K5	KS2/K4	KS2/K3	KS2/K2	KS2/K1
0x45	0	0	0	KS2/K13	KS2/K12	KS2/K11	KS2/K10	KS2/K9

说明: 建议只对键值RAM进行读操作, 并且从地址 0x40开始按顺序读取地址 0x40~0x45的数据。

7.2 按键扫描时序

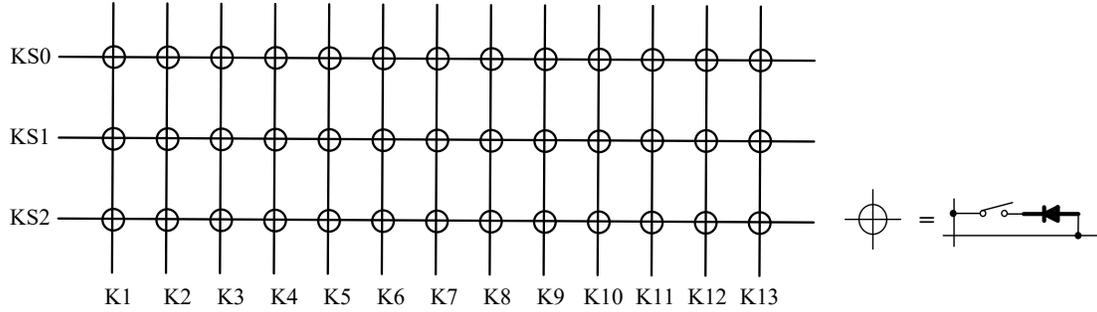
按键扫描时序如图所示:



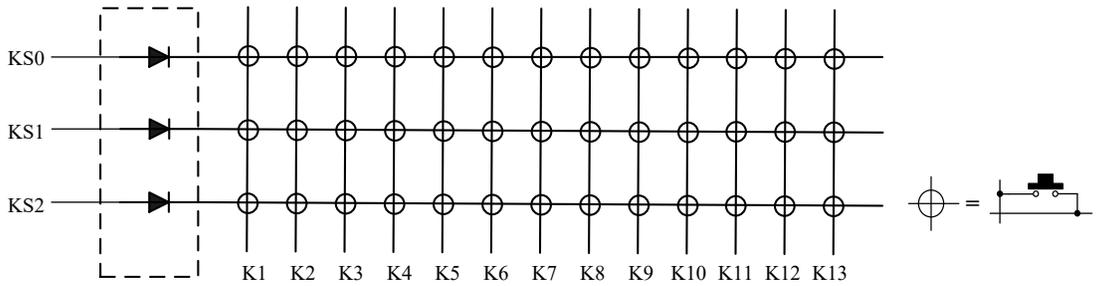
说明: 在按键扫描周期更新I2C从机地址。

7.3 组合键电路

同时按下按键数量 ≥ 3 需要每个组合键串接二极管，如下图：



同时按下按键数量 ≤ 2 需要KS0-KS2键串接二极管，如下图：



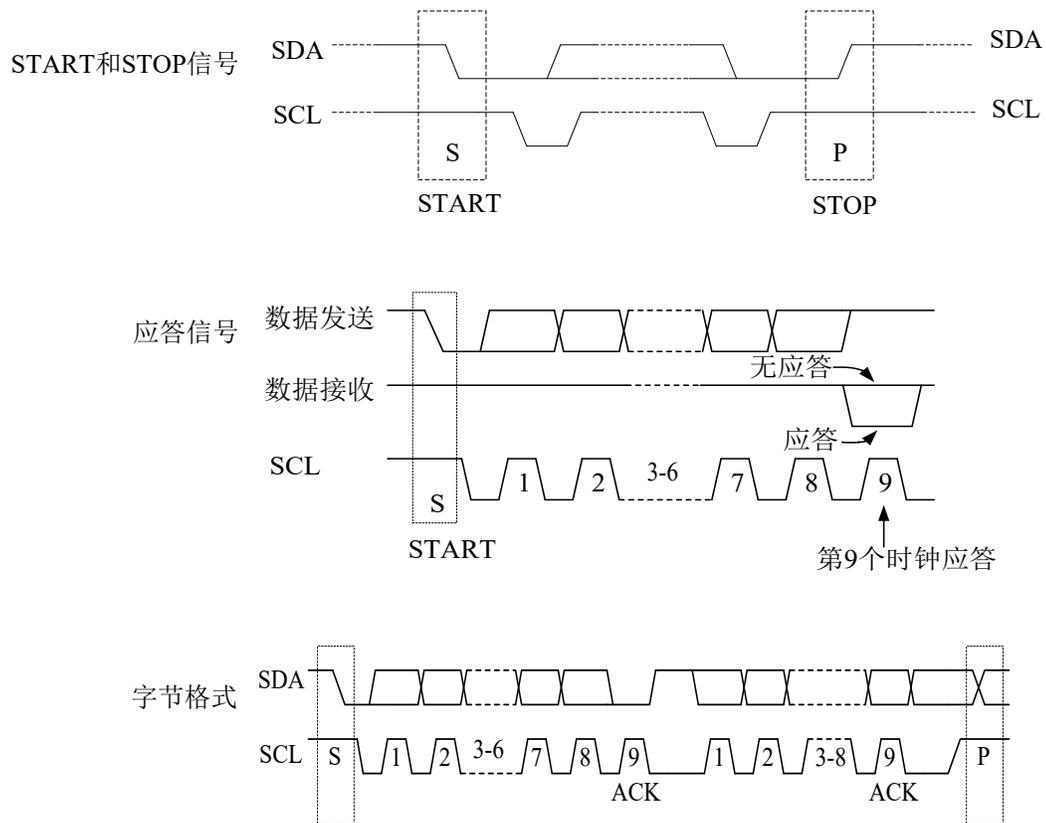
说明：此电路不允许3个或者3个以上按键同时按下，否则可能会不正确识别按键。

8 通信命令

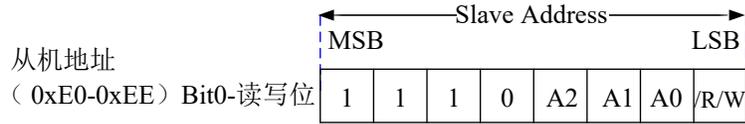
8.1 I2C通信接口

VK16K33AQ有2个通信脚，遵循I2C协议。

SCL脚是时钟输入脚，SDA脚是串行数据输入/输出脚当I2C总线空闲时，这两个脚都为高电平。SDA线上的数据必须在时钟的高电平时保持稳定。仅当SCL线上的时钟信号为低电平时，才能更改。数据线的高低状态当SCL信号为高电平时，SDA信号由高电平转为低电平时开始工作或者重新开始工作，而SCL信号为高电平，SDA信号由低电平转为高电平时停止工作。

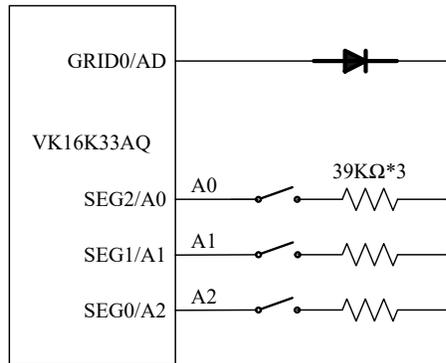


8.2 I2C地址设置



I2C从机地址通过IO脚选择，在上电复位或者按键扫描周期更新I2C从机地址

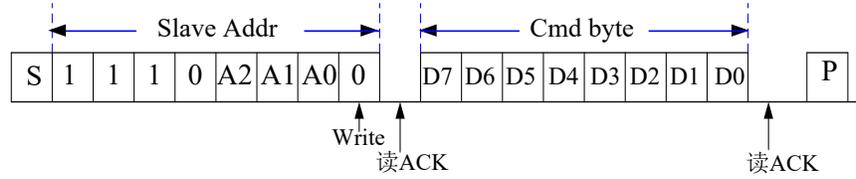
如下图：



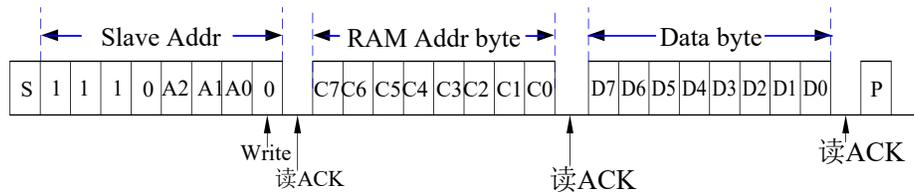
说明：A2-A0悬空为0，连接为1，全部悬空地址0xE0

9 I2C命令格式

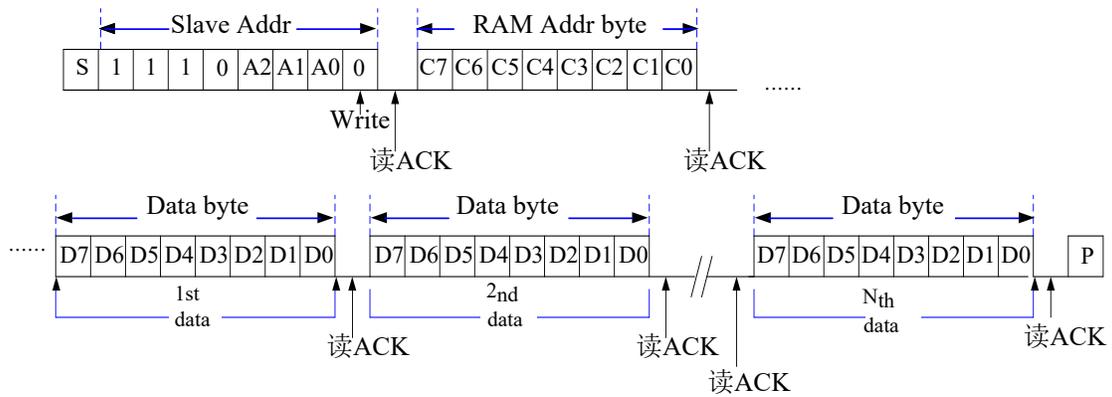
写操作
写命令



写单个字节数据到显示RAM

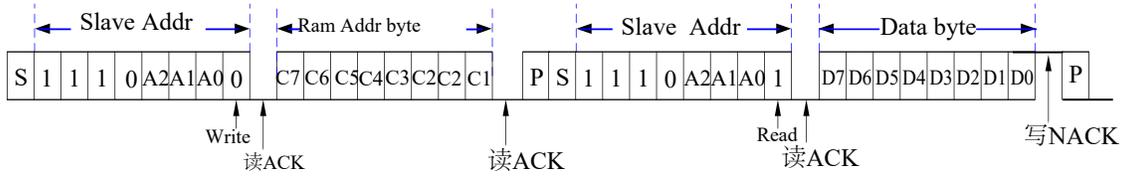


写多个字节数据到显示RAM

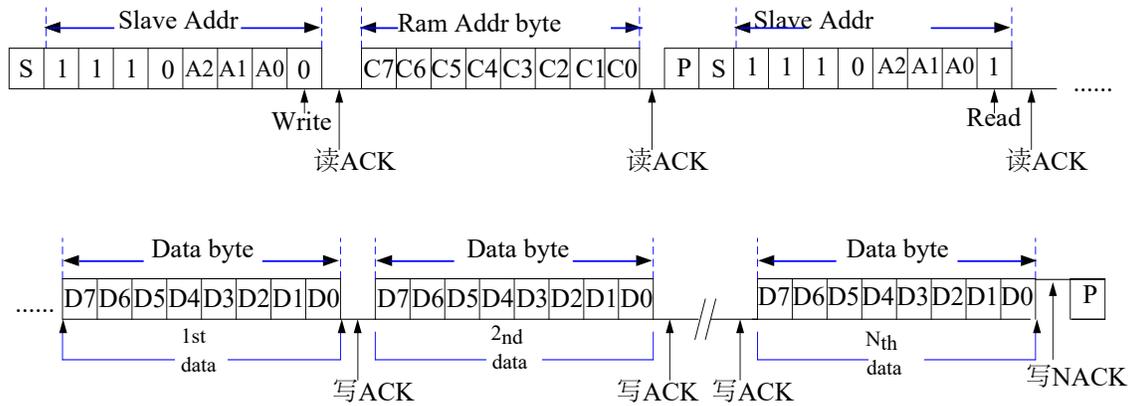


9.1 读操作

读取一个数据字节，不适用于读按键值。



读取N个字节，地址指针收到主机ACK后自动加1，读按键时地址从0x40开始连续读6个数据。



10 命令说明

10.1 系统设置命令

该命令用于设置芯片工作模式：正常模式或待机模式。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	功能	说明	默认
0	0	1	0	X	X	X	0	系统振荡器 开/关	待机模式(关闭振荡器)	0x20
0	0	1	0				1		正常模式(打开振荡器)	

10.2 显示设置命令

该命令用于设置 LED 显示的开 / 关和LED整体闪烁频率。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	功能	说明	默认
1	0	0	0	X			0	显示 开/关	显示关	0x80
1	0	0	0				1		显示开	
1	0	0	0	X	0	0		闪烁频率	闪烁关闭	0x80
1	0	0	0		0	1			2Hz	
1	0	0	0		1	0			1Hz	
1	0	0	0		1	1			0.5Hz	

10.3 SEG/INT脚功能设置命令

该命令用于设置 INT/SEG脚输出功能。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	功能	说明	默认
1	0	1	0	X	X	0	0	INT/SEG 脚功能 选择和 INT 脚输 出电平设置	设为 SEG 输出	0xA0
1	0	1	0			0	1		设为 INT 输出, 低有效	
1	0	1	0			1	1		设为 TIN 输出, 高有效	

10.4 显示地址设置命令

该命令用于设置显示RAM的地址（0x00 - 0x0F），上电时,地址默认设为0x00。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	显示RAM地址
0	0	0	0	0	0	0	0	0x00
0	0	0	0	0	0	0	1	0x01
0	0	0	0	0	0	1	0	0x02
0	0	0	0	0	0	1	1	0x03
0	0	0	0	0	1	0	0	0x04
0	0	0	0	0	1	0	1	0x05
0	0	0	0	0	1	1	0	0x06
0	0	0	0	0	1	1	1	0x07
0	0	0	0	1	0	0	0	0x08
0	0	0	0	1	0	0	1	0x09
0	0	0	0	1	0	1	0	0x0A
0	0	0	0	1	0	1	1	0x0B
0	0	0	0	1	1	0	0	0x0C
0	0	0	0	1	1	0	1	0x0D
0	0	0	0	1	1	0	1	0x0E
0	0	0	0	1	1	1	1	0x0F

10.5 显示亮度设置命令

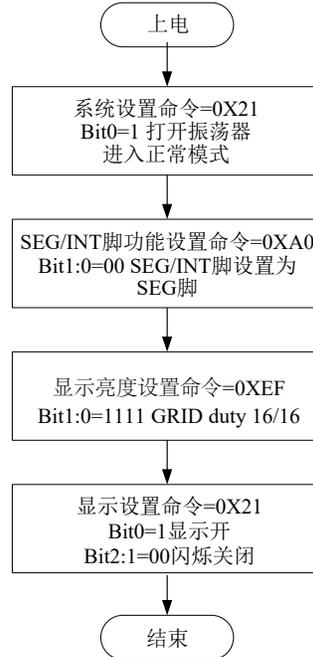
该命令用于设置显示亮度（16级）。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	功能	说明
1	1	1	0	0	0	0	0	设置 GRID 脉宽	设置脉宽为 1/16
1	1	1	0	0	0	0	1		设置脉宽为 2/16
1	1	1	0	0	0	1	0		设置脉宽为 3/16
1	1	1	0	0	0	1	1		设置脉宽为 4/16
1	1	1	0	0	1	0	0		设置脉宽为 5/16
1	1	1	0	0	1	0	1		设置脉宽为 6/16
1	1	1	0	0	1	1	0		设置脉宽为 7/16
1	1	1	0	0	1	1	1		设置脉宽为 8/16
1	1	1	0	1	0	0	0		设置脉宽为 9/16
1	1	1	0	1	0	0	1		设置脉宽为 10/16
1	1	1	0	1	0	1	0		设置脉宽为 11/16
1	1	1	0	1	0	1	1		设置脉宽为 12/16
1	1	1	0	1	1	0	0		设置脉宽为 13/16
1	1	1	0	1	1	0	1		设置脉宽为 14/16
1	1	1	0	1	1	1	0		设置脉宽为 15/16
1	1	1	0	1	1	1	1		设置脉宽为 16/16

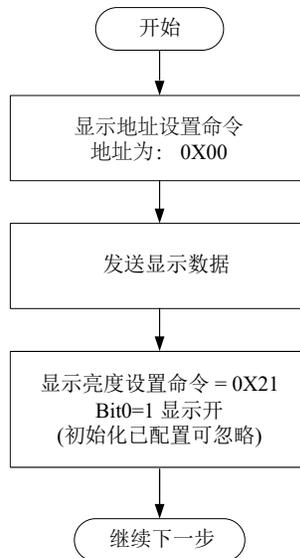
11 命令应用

11.1 初始化配置

上电时要满足上电复位时序，上电后，需要先配置参数。
 配置初始参数通过一系列命令来实现，命令序列如下图：

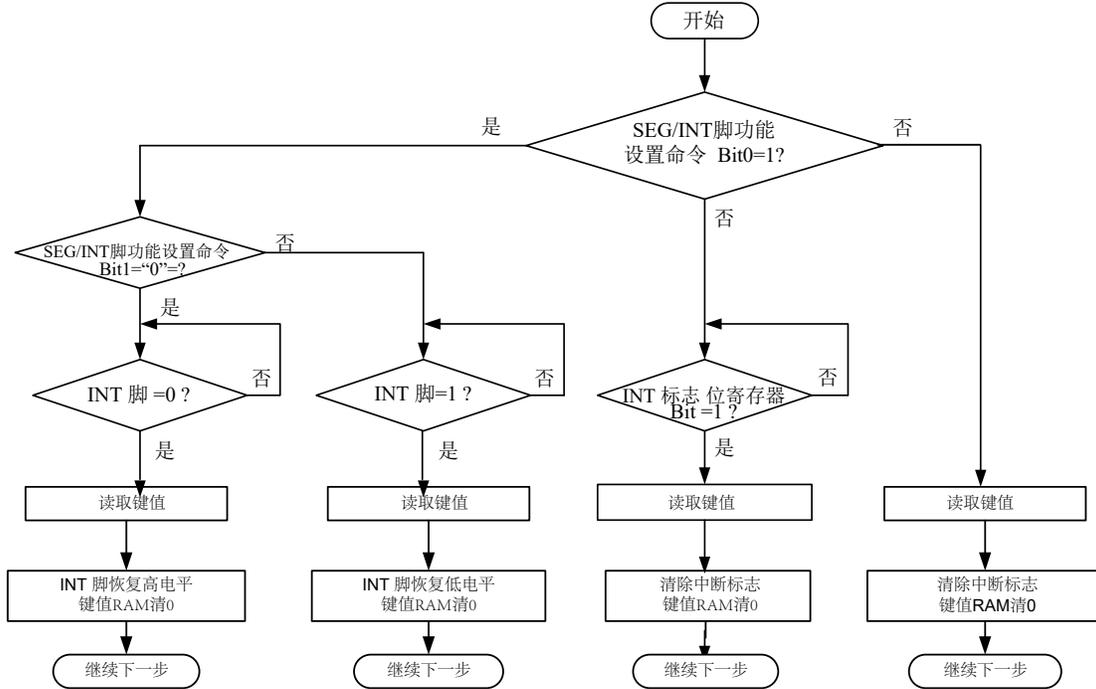


11.2 显示数据写命令序列



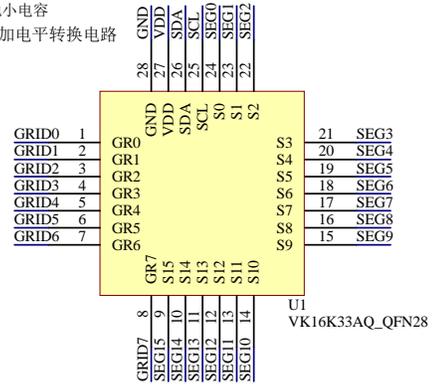
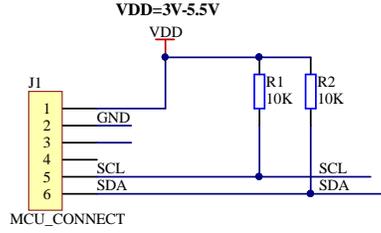
11.3 键值读取命令序列

建议只对按键数据 RAM 进行读操作并且从地址 0x40 开始，每一次读取操作依序读取地址 0x40~0x45 里的数据。

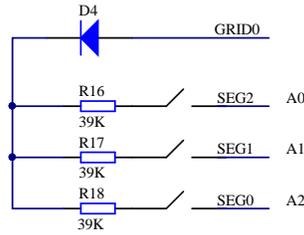
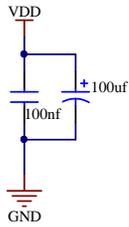


12 参考电路

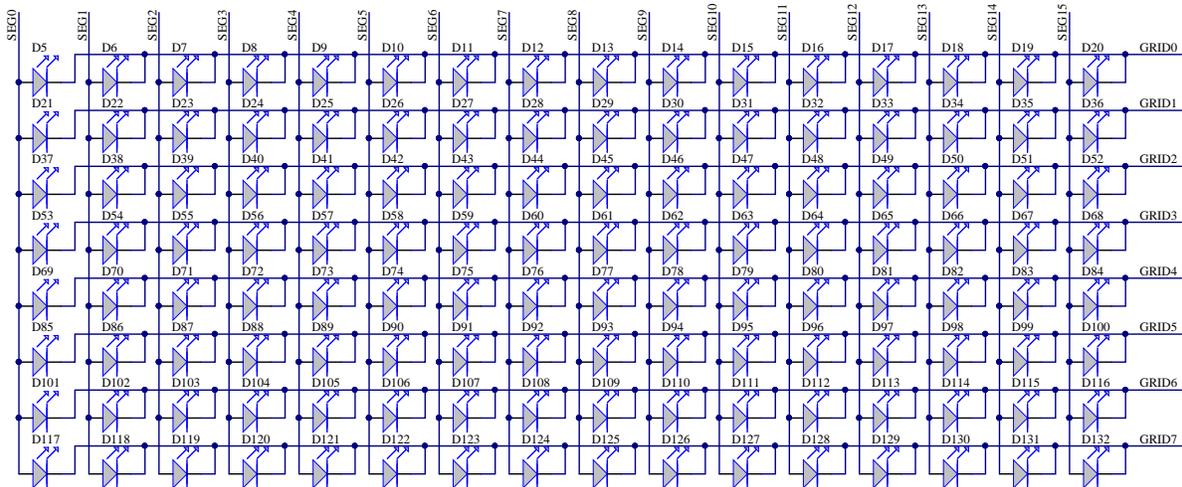
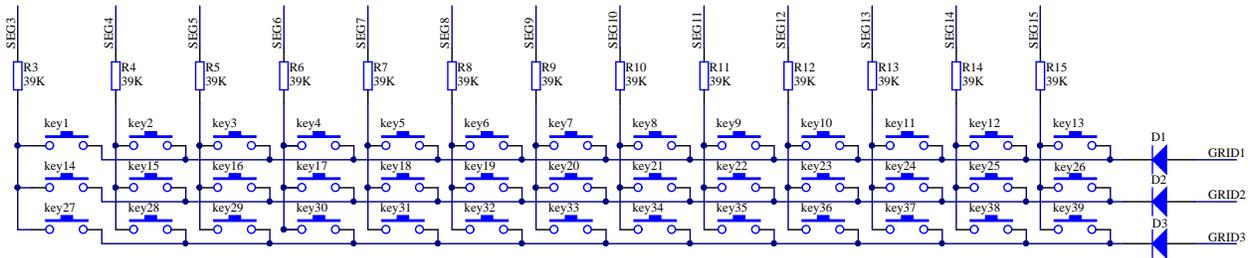
周围干扰比较大时可以在通讯脚上串10K到100k电阻和pF级对地小电容
单片机(3.3V)和驱动芯片(5V)供电不一致时，通讯脚建议加电平转换电路



VDD、GND之间滤波电容在PCB板布线应尽量靠近芯片放置，加强滤波效果。



A2-A0悬空为0，连接为1，全部悬空地址0xEO



SEG脚接LED阳极，GRID脚接LED阴极

13 电气特性

13.1 极限参数

特性	符号	极限值	单位
电源电压	VDD	VSS-0.3V to VSS+6.5	V
输入电压	VIN	VSS-0.3V to VDD+0.3	V
存贮温度	TSTG	-50~+120	°C
工作温度	TOTG	-40~+85	°C

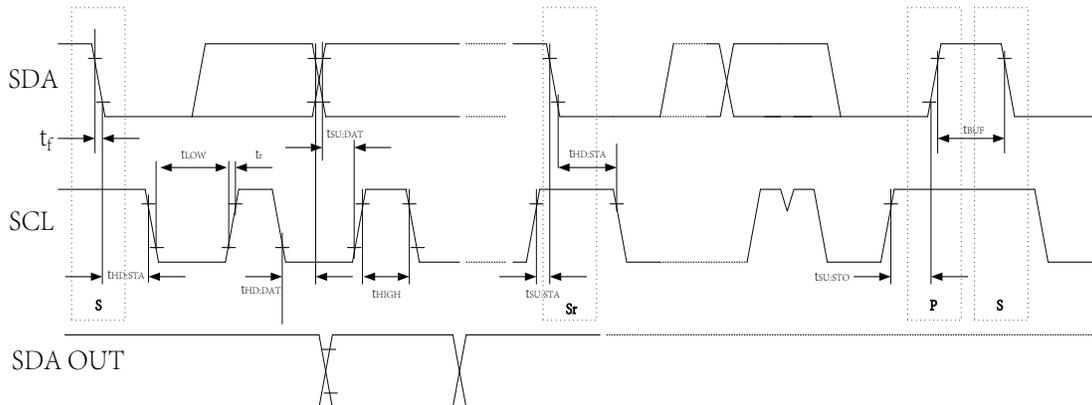
13.2 直流参数

符号	参数	最小值	典型值	最大值	单位	测试条件	
						VDD	条件
V _{DD}	工作电压	3.0	5	5.5	V	-	-
I _{DD}	工作电流	-	1	2	mA	5	空载, 正常工作, SEG/INT 端设置为0
I _{STB}	待机电流	-	1	10	μA	5	空载, 待机模式
V _{IH}	高电平输入电压	0.7VDD	-	VDD	V	5	SDA,SCL
V _{IL}	低电平输入电压	0	-	0.3VDD	V	5	SDA,SCL
I _{IL}	输入漏电流	-1	-		μA	-	V _{IN} = V _{SS} 或 V _{DD}
R _{PL}	输入下拉电阻	250		-	KΩ	5	SEG3/K1~SEG15/K13, SEG0/A2~SEG2/A0 按 键扫描期间
I _{OL1}	低电平输出电流	6	-	-	mA	5	V _{OL} =0.4V; SDA
I _{OL2}	SEG 灌电流	6	-	-	mA	5	V _{OL} =0.4V,INT 引脚
I _{OH1}	SEG 源电流	-20	-25	-40	mA	5	V _{OH} =V _{DD} -2V,(SEG0~SEG15)
		-25	-30	-50	mA		V _{OH} =V _{DD} -3V,(SEG0~SEG15)
I _{TOLSEG}	高电平输出电 流容限	-	-	5	%	5	V _{OH} =V _{DD} -3V,(SEG0~SEG15)
I _{OL3}	GRID 灌电流	160	200	-	mA	5	V _{OL} =0.3V,(GRID0~GRID7 pin)
I _{OH2}	GRID 源电流	-20	-25	-40	mA	5	V _{OH} = V _{DD} -2V, (GRID0~GRID3 pin)

13.3 交流参数

符号	参数	最小值	最大值	单位	测试条件
					条件
f_{SCL}	时钟频率	-	400	kHZ	—
t_{BUF}	总线空闲时间	1.3	-	μ S	在此时间内总线必须保持空闲直到新的传输开始
$t_{HD; STA}$	启动条件保持时间	0.6	-	μ S	在此期间之后, 将生成第一个时钟脉冲
t_{LOW}	SCL 低电平时间	1.3	-	μ S	—
t_{HIGH}	SC 高电平时间	0.6	-	μ S	—
$t_{SU; STA}$	Star 状态设置时间	0.6	-	μ S	仅与重复的 START信号有关
$t_{HD; DAT}$	数据保持时间	0	-	μ S	—
$t_{SU; DAT}$	数据设置时间	100	-	ns	—
t_r	上升时间	-	0.3	μ S	周期性采样
t_f	下降时间	-	0.3	μ S	周期性采样
$t_{SU; STO}$	停止条件设置时间	0.6	-	μ S	—
t_{AA}	有效时钟输出时间	-	0.9	μ S	—
t_{SP}	输入滤波时间常数 (SDA和 SCL引脚)	-	50	ns	噪声抑制时间

I²C 时序



15 免责声明

保修和责任 —— 本文档中的信息是正确可靠的，但我公司对于这些信息的准确性和完整性不作任何保证。对于此类信息的使用后果不负任何责任。在任何情况下，深圳市永嘉微电科技有限公司(以下简称本公司)不会承担任何间接、意外发生、惩罚性的相关性的损害赔偿，不管这些损害赔偿是基于侵权（包括疏忽）、保修、违约合同或是其他法律理论。

变更的权利 —— 本公司有权在任何时间对此文件发布的信息做出任何改动。更改过的文件将会取代之前所有公布的信息。您可随时查看我们的官网：

<https://www.szvinka.com/>

适用性 —— 本公司的产品并非是为那些用于对生命和安全有重大关系的系统和设备而设计的。对于使用本公司的产品而导致的故障，造成的人身伤害、甚至死亡、或是严重的财产或环境损害的应用程序。如果本公司的产品应用在此类的设备或应用程序中，本公司对此造成的风险将不承担任何的责任，因此这些风险由客户自行承担。

应用 —— 在这里所有描述有关产品的任何应用程序仅用于说明的目的。在没有进一步测试或修改的情况下，本公司对该应用程序的指定用途是否合适不作任何表示或保证。本公司不负责协助应用程序或客户的产品设计。同时客户应自行负责决定我司的产品是否适合应用计划产品、计划的应用程序以及第三方客户的使用。

客户应适当的提供设计和运行，保障措施以尽量减少其产品与应用的相关风险。如果因客户的应用或产品的弱点或缺陷所产生的，或因使用其他第三方的产品而造成的任何缺陷、损失、费用支出等问题，本公司不承担任何责任。客户应负责为其使用本公司产品的第三方客户做必要的产品或应用的测试，以避免使用不当而造成不必要的损失。本公司对在此方面不承担任何责任。

商业销售条件 —— 本公司的产品销售条款适用于通用的商业销售条款。如有其他要求可另出一份单独有效的书面协议，在此种情况下，将适用该单独有效的书面协议条款和条件。关于客户采购本公司的产品，本公司在此明确拒绝适用客户的通用条款和条件。

出口控制 —— 本文档描述的产品以及其项目可能受出口管制条例限制。出口可能需事先获得国家机关许可。

16 历史版本

No.	版本	日期	修订内容	检查
1	1.0	2022-08-09	原始版本	YES
2	1.1	2024-07-08	更新内容	YES

[1] 在开始或完成设计之前，请查阅最近发布的文件。

[2] 自本档发布以来，本档中描述的设备产品状态可能已经发生了变化，并且在多个情况下可能会有所不同。最新的产品状态信息可在互联网上查询，网址为 <https://www.szvinka.com/>