



# VKS114

58×1/57×2/56×3/55×4

LCD

Rev.1.1

“ ”

## 1 概述

VKS114是一个点阵式存储映射的LCD驱动器，可支持最大58点(58SEG×1COM)/114点(57SEG×2COM)/168(56SEG×3COM)/216点(54SEG×4COM)的LCD屏。单片机可通过I2C接口配置显示参数和读写显示数据,也可通过指令进入省电模式。其高抗干扰,低功耗的特性适用于水电气表以及工控仪表类产品。

## 2 特点

- 工作电压 2.4-5.5V
- 内置32 kHz RC振荡器
- 偏置电压 (BIAS) 可配置为1/1、1/2、1/3、1/4
- COM周期 (DUTY) 可配置为1/1、1/2、1/3、1/4
- 内置显示RAM为55x4位
- 帧频可配置为80Hz、160Hz
- 省电模式 (通过关显示和关振荡器进入)
- I2C通信接口
- 显示模式58×1/57×2/56×3/55×4
- 3种显示整体闪烁频率
- 软件配置LCD显示参数
- 读写显示数据地址自动加1
- VLCD脚提供LCD驱动电压源 (2.4~5.5V)
- 内置16级LCD驱动电压调整电路
- 内置上电复位电路(POR)
- 低功耗、高抗干扰
- 封装  
LQFP64(7.0mm × 7.0mm PP=0.4mm)  
DICE  
COG

## 3 应用领域

- 电表/瓦斯表
- 车载设备
- 按摩仪/美容仪
- 冷气机/暖风机
- 医用仪器

#### 4 选型表

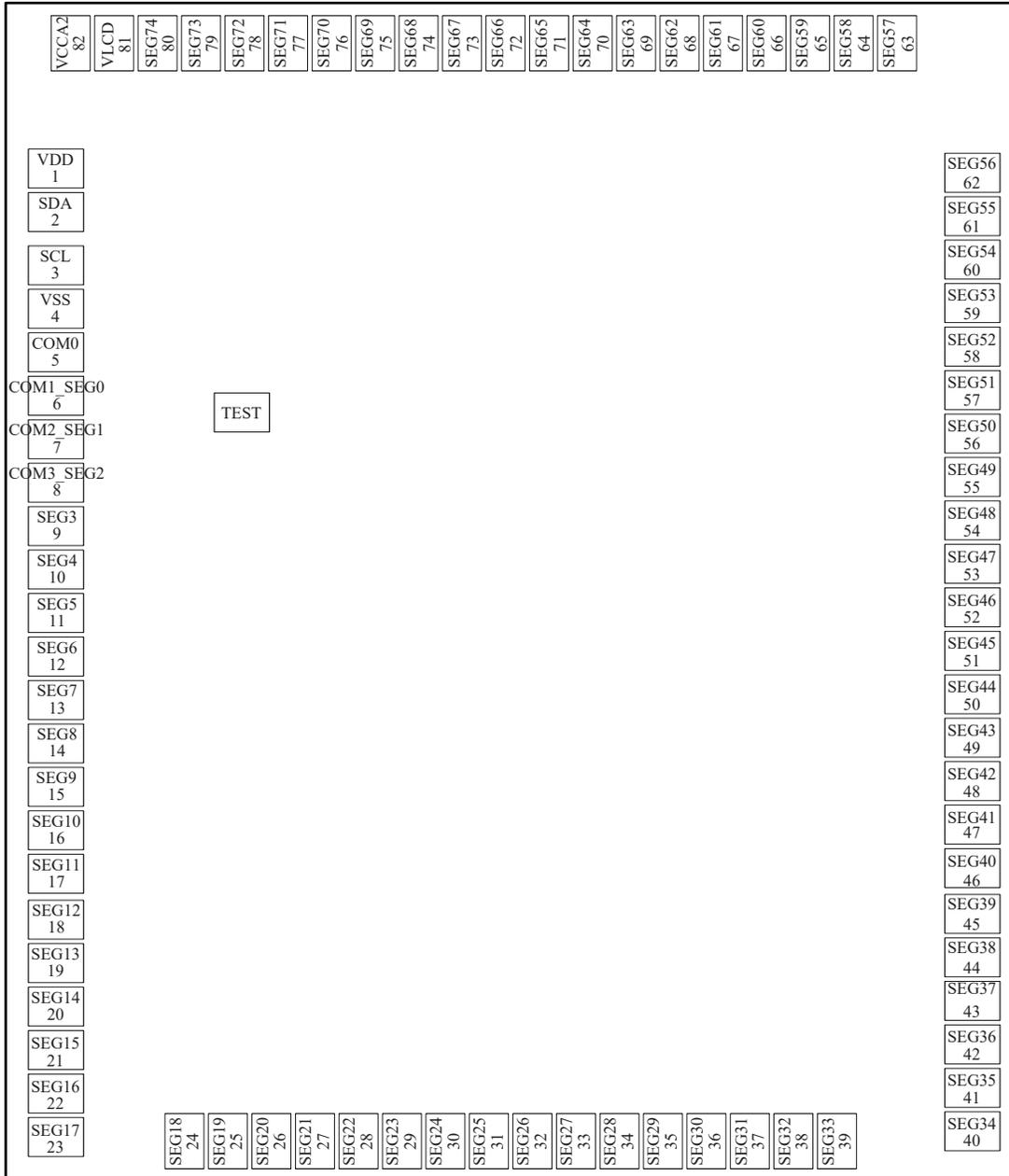
产品型号	SEG/COM	偏置电压	占空比	封装
VKS114	58×1/57×2/56×3/55×4	1/1, 1/2, 1/3 1/4	1/1, 1/2, 1/3 1/4	LQFP64
VKS118	118×1	1/1	1/1	LQFP128
VKS146	74×1/73×2/72×3/71×4	1/1, 1/2, 1/3 1/4	1/1, 1/2, 1/3 1/4	LQFP80
VKS232	116×1/116×2	1/1, 1/2	1/1, 1/2	LQFP128

#### 5 订购选项

产品型号	封装形式	管装数	盘(卷)装数	盒装数	箱装数	备注
VKS114	LQFP64	-	1 盘/250	1 盒/2500	一箱/15000	
VKS118	LQFP128	-	1 盘/90	1 盒/900	一箱/5400	
VKS146	LQFP80	-	1 盘/90	1 盒/900	一箱/54000	
VKS232	LQFP128	-	1 盘/90	1 盒/900	一箱/5400	

## 6 COB资料

### 6.1 COB/PAD图



VKS114 Original: (0, 0); Chip Size X=2000um; Y=2300um; 此面积不包含切割道, 划片道尺寸60um\*60um, Die Size X=2060um; Y=2360um; 衬底电位: GND

VLCD pad和VCCA2 pad绑定在一起时 $VLCD \leq +5.5V$ (VLCD可外接电压源实现 $VLCD \geq VDD$ )

内置电压设置 (IVA) 命令		VLCD	SEG71	说明
DE 位	VE 位			
0	0	输入	Null	• VLCD 支持内部偏置电压
0	1	输入	Null	• 内部电压调整为Null • VLCD 支持内部偏置电压
1	0	输入	输出	• VLCD 支持内部偏置电压
1	1	输入	输出	• VLCD 支持内部偏置电压

VDD pad和VCCA2 pad 绑定在一起时 $VLCD \leq VDD$ 。

内置电压设置 (IVA) 命令		VLCD	SEG71	说明
DE 位	VE 位			
0	0	输入	Null	• VLCD 支持内部偏置电压
0	1	输出	Null	• 检测内部偏置电压 *1 • VDD 支持内部偏置电压
1	0	浮空	输出	• VDD 支持内部偏置电压
1	1	浮空	输出	• VDD 支持内部偏置电压

\*1 LCD 驱动电压可通过 VLCD 引脚提供的电压进行外部温度补偿。

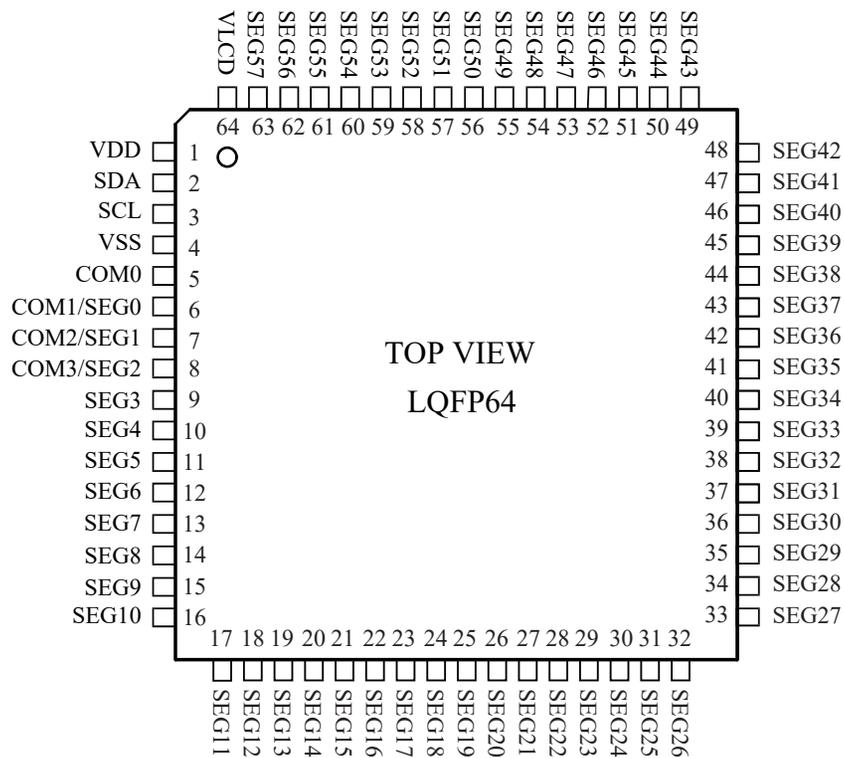
## 6.2 COB/PAD坐标

序号	PAD NAME	PAD SIZE (um <sup>2</sup> )	X (Center)um	Y (Center)um	NOTE
1	VDD	70*70	93.36	1990.42	
2	SDA	70*70	93.36	1905.92	
3	SCL	70*70	93.36	1807.42	
4	VSS	70*70	93.36	1722.92	
5	COM0	70*70	93.36	1638.42	
6	COM1_SEG0	70*70	93.36	1543.92	
7	COM2_SEG1	70*70	93.36	1459.42	
8	COM3_SEG2	70*70	93.36	1374.92	
9	SEG3	70*70	93.36	1290.42	
10	SEG4	70*70	93.36	1205.92	
11	SEG5	70*70	93.36	1121.42	
12	SEG6	70*70	93.36	1036.92	
13	SEG7	70*70	93.36	952.42	

14	SEG8	70*70	93.36	867.92	
15	SEG9	70*70	93.36	783.42	
16	SEG10	70*70	93.36	698.92	
17	SEG11	70*70	93.36	614.42	
18	SEG12	70*70	93.36	529.92	
19	SEG13	70*70	93.36	445.42	
20	SEG14	70*70	93.36	360.92	
21	SEG15	70*70	93.36	276.42	
22	SEG16	70*70	93.36	191.92	
23	SEG17	70*70	93.36	107.42	
24	SEG18	70*70	368.04	93.36	
25	SEG19	70*70	452.54	93.36	
26	SEG20	70*70	537.04	93.36	
27	SEG21	70*70	621.54	93.36	
28	SEG22	70*70	706.04	93.36	
29	SEG23	70*70	790.54	93.36	
30	SEG24	70*70	875.04	93.36	
31	SEG25	70*70	959.54	93.36	
32	SEG26	70*70	1044.04	93.36	
33	SEG27	70*70	1128.54	93.36	
34	SEG28	70*70	1213.04	93.36	
35	SEG29	70*70	1297.54	93.36	
36	SEG30	70*70	1382.04	93.36	
37	SEG31	70*70	1466.54	93.36	
38	SEG32	70*70	1551.04	93.36	
39	SEG33	70*70	1635.54	93.36	
40	SEG34	70*70	1906.64	107.42	
41	SEG35	70*70	1906.64	191.92	
42	SEG36	70*70	1906.64	276.42	
43	SEG37	70*70	1906.64	360.92	
44	SEG38	70*70	1906.64	445.42	
45	SEG39	70*70	1906.64	529.92	
46	SEG40	70*70	1906.64	614.42	
47	SEG41	70*70	1906.64	698.92	
48	SEG42	70*70	1906.64	783.42	

49	SEG43	70*70	1906.64	867.92	
50	SEG44	70*70	1906.64	952.42	
51	SEG45	70*70	1906.64	1036.92	
52	SEG46	70*70	1906.64	1121.42	
53	SEG47	70*70	1906.64	1205.92	
54	SEG48	70*70	1906.64	1290.42	
55	SEG49	70*70	1906.64	1374.92	
56	SEG50	70*70	1906.64	1459.42	
57	SEG51	70*70	1906.64	1543.92	
58	SEG52	70*70	1906.64	1628.42	
59	SEG53	70*70	1906.64	1712.92	
60	SEG54	70*70	1906.64	1797.42	
61	SEG55	70*70	1906.64	1881.92	
62	SEG56	70*70	1906.64	1966.42	
63	SEG57	70*70	1757.54	2206.64	
64	SEG58	70*70	1673.04	2206.64	
65	SEG59	70*70	1588.54	2206.64	
66	SEG60	70*70	1504.04	2206.64	
67	SEG61	70*70	1419.54	2206.64	
68	SEG62	70*70	1335.04	2206.64	
69	SEG63	70*70	1250.54	2206.64	
70	SEG64	70*70	1166.04	2206.64	
71	SEG65	70*70	1081.54	2206.64	
72	SEG66	70*70	997.04	2206.64	
73	SEG67	70*70	912.54	2206.64	
74	SEG68	70*70	828.04	2206.64	
75	SEG69	70*70	743.54	2206.64	
76	SEG70	70*70	659.04	2206.64	
77	SEG71	70*70	574.54	2206.64	
78	SEG72	70*70	490.04	2206.64	
79	SEG73	70*70	393.04	2206.64	
80	SEG74	70*70	303.04	2206.64	
81	VLCD	70*70	210.43	2206.64	
82	VCCA2	70*70	125.93	2206.64	
83	TEST	70*70	464.01	1521.21	test pad

## 7 管脚排列



说明：VCCA2 pad 内部与VLCD pad 连接

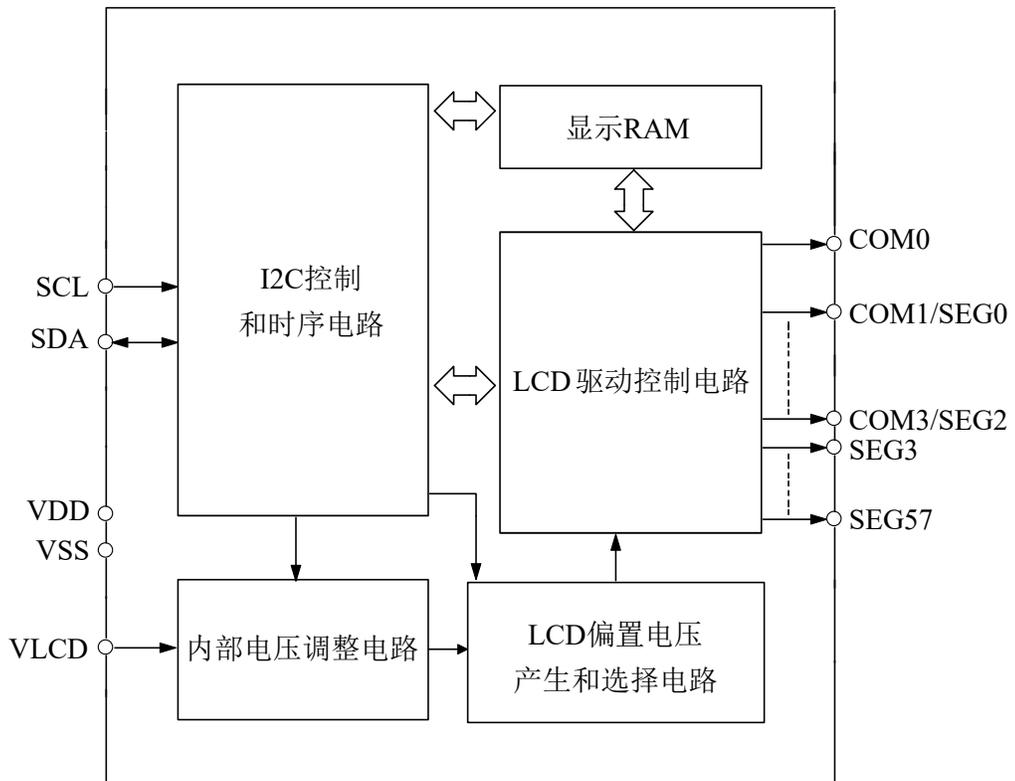
有关详细信息，请参见 [封装信息](#)

## 7.1 VKS114/LQFP64管脚列表

脚位	管脚名称	输入/输出	功能描述
1	VDD	电源正	电源正
2	SDA	输入/输出	I2C串行数据输入/输出脚，开漏输出需外加上拉电阻。
3	SCL	输入	I2C串行时钟脚，开漏输出需外加上拉电阻。
4	VSS	电源地	电源地
5	COM0	输出	LCD位输出
6-8	COM1/SEG0- COM3/SEG2	输出	LCD位/段输出复用，可软件配置为1/2/3/4COM
9-63	SEG3-SEG57	输出	LCD段输出
64	VLCD	输入	VLCD脚和VDD脚短接，内部电压调整功能使能时，驱动电压由内部电压调整功能调节。 VLCD电压。 VLCD脚和VDD脚串接1个电阻，内部电压调整功能禁止时，驱动电压由串接的电阻调节。

## 8 功能说明

### 8.1 框图



## 8.2 显示RAM-存储结构

静态显示存储器(RAM)结构为55×4位(1COM为58×1位, 2COM为57×2位, 3COM为56×3位),存储所显示的数据。示RAM的内容直接映射成LCD驱动器的显示内容。通过I2C命令存取显示RAM中数据。

显示RAM中的内容映射至LCD的过程如下表所示:

1COM输出				COM0	1COM输出				COM0	地址
2COM输出			COM1	COM0	2COM输出			COM1	COM0	地址
3COM输出		COM2	COM1	COM0	3COM输出		COM2	COM1	COM0	地址
4COM输出	COM3	COM2	COM1	COM0	4COM输出	COM3	COM2	COM1	COM0	地址
SEG1					SEG0					00H
SEG3					SEG2					01H
SEG5					SEG4					02H
SEG7					SEG6					03H
SEG9					SEG8					04H
SEG11					SEG10					05H
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
					SEG74					25H
	D7	D6	D5	D4		D3	D2	D1	D0	数据

55×4 显示模式的RAM映射

## 8.3 系统振荡器

VKS114的时钟是用来产生LCD驱动信号和内部逻辑时序的。系统时钟来源于内部RC振荡器(32kHz),系统时钟频率( $f_{SYS}$ )决定LCD帧频率。

系统设置命令可以启动或停止系统振荡器,显示关和系统振荡器停止后,系统进入省电模式。

系统上电工作时,系统振荡器处于停止状态。

系统振荡的设置如下图所示:



## 8.4 LCD驱动电压

LCD驱动电压可以通过VLCD脚获取，也可以通过内部配置选择16级电压。

VLCD pad与VCCA2 pad连接, 通过VLCD外接电压源 ( $VLCD \leq 5.5V$ ) 获取LCD驱动电压, 此时VLCD电压可以大于VDD电压。

VDD pad与VCCA2 pad连接, 通过VLCD串接电阻VDD ( $VLCD \leq VDD$ ) 获取LCD驱动电压。

内部16级电压是通过4位可编程模拟开关来设置的, 如下表所示:

当VCCA2 pad连接到VDD pad

Bias DA3~DA0	1/1	1/2	1/3	1/4	1/5	备注
00H	1.000	1.000	1.000	1.000	1.000	默认值
01H	0.849	0.918	0.944	0.957	0.966	
02H	0.738	0.849	0.894	0.918	0.934	
03H	0.652	0.789	0.849	0.882	0.904	
04H	0.584	0.738	0.808	0.849	0.875	
05H	0.529	0.692	0.771	0.818	0.849	
06H	0.484	0.652	0.738	0.789	0.824	
07H	0.446	0.616	0.707	0.763	0.801	
08H	0.413	0.584	0.678	0.738	0.779	
09H	0.385	0.556	0.652	0.714	0.758	
0AH	0.360	0.529	0.628	0.692	0.738	
0BH	0.338	0.506	0.605	0.672	0.719	
0CH	0.319	0.484	0.584	0.652	0.701	
0DH	0.302	0.464	0.565	0.634	0.684	
0EH	0.287	0.446	0.547	0.616	0.668	
0FH	0.273	0.429	0.529	0.600	0.652	

当VCCA2 pad 连接到VLCD pad

Bias DA3~DA0	1/1	1/2	1/3	1/4	1/5
0x00 (默认值)	1.000×VLCD	1.000×VLCD	1.000×VLCD	1.000×VLCD	1.000×VLCD
0x01	0.849×VLCD	0.918×VLCD	0.944×VLCD	0.957×VLCD	0.966×VLCD
0x02	0.738×VLCD	0.849×VLCD	0.894×VLCD	0.918×VLCD	0.934×VLCD
0x03	0.652×VLCD	0.789×VLCD	0.849×VLCD	0.882×VLCD	0.904×VLCD
0x04	0.584×VLCD	0.738×VLCD	0.808×VLCD	0.849×VLCD	0.875×VLCD
0x05	0.529×VLCD	0.692×VLCD	0.771×VLCD	0.818×VLCD	0.849×VLCD
0x06	0.484×VLCD	0.652×VLCD	0.738×VLCD	0.789×VLCD	0.824×VLCD
0x07	0.446×VLCD	0.616×VLCD	0.707×VLCD	0.763×VLCD	0.801×VLCD
0x08	0.413×VLCD	0.584×VLCD	0.678×VLCD	0.738×VLCD	0.779×VLCD
0x09	0.385×VLCD	0.556×VLCD	0.652×VLCD	0.714×VLCD	0.758×VLCD
0x0A	0.360×VLCD	0.529×VLCD	0.628×VLCD	0.692×VLCD	0.738×VLCD
0x0B	0.338×VLCD	0.506×VLCD	0.605×VLCD	0.672×VLCD	0.719×VLCD
0x0C	0.319×VLCD	0.484×VLCD	0.584×VLCD	0.652×VLCD	0.701×VLCD
0x0D	0.302×VLCD	0.464×VLCD	0.565×VLCD	0.634×VLCD	0.684×VLCD
0x0E	0.287×VLCD	0.446×VLCD	0.547×VLCD	0.616×VLCD	0.668×VLCD
0x0F	0.273×VLCD	0.429×VLCD	0.529×VLCD	0.600×VLCD	0.652×VLCD

## 8.5 上电复位

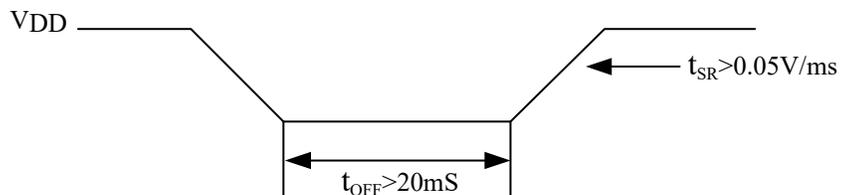
上电复位电路进行初始化，在此期间（1ms）I2C不要传数据。

内部电路初始化后的状态如下所示：

- 当  $VLCD \leq VDD$  时，所有 COM/SEG 脚输出为 VDD。
- 当  $VDD \leq VLCD$  时，所有 COM/SEG 脚输出为 VLCD。
- 配置 1/4 duty 和 1/3 bias。
- 系统振荡器和 LCD bias 发生器关闭。
- LCD 显示关。
- 内部电压调整功能使能。
- SEG/VLCD 共用脚设为 SEG 脚。
- VLCD 脚检测功能禁止。
- 帧频率默认配置为 80Hz。
- 闪烁功能禁止。

在芯片工作期间，若 VDD 下降到低于规定的最小工作电压时，必须满足上电复位时序条件，即 VDD 电压必须下降到 0V，且在上升到正常工作电压之前至少保持 20ms 的 0V 电压

上电复位时序



## 9 LCD通讯命令

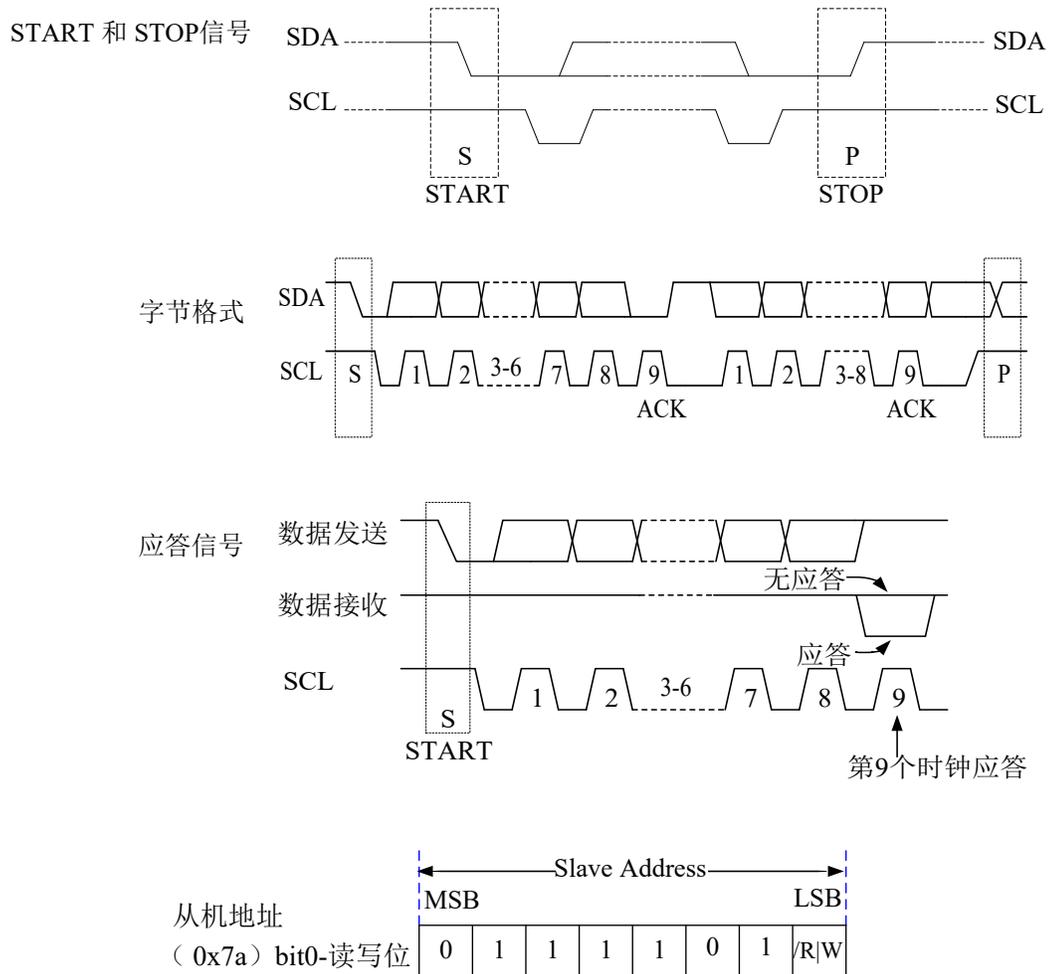
LCD驱动支持的显示模式为58SEG×1COM、57SEG×2COM、56SEG×3COM、55SEG×4COM, 未使用的SEG和COM脚悬空。

提供两种帧频率，可通过帧频设置命令选择为 80Hz 还是 160Hz。

### 9.1 I2C通信接口

VKS114有2个通信脚，遵循I2C协议，开漏输出需外加上拉电阻。

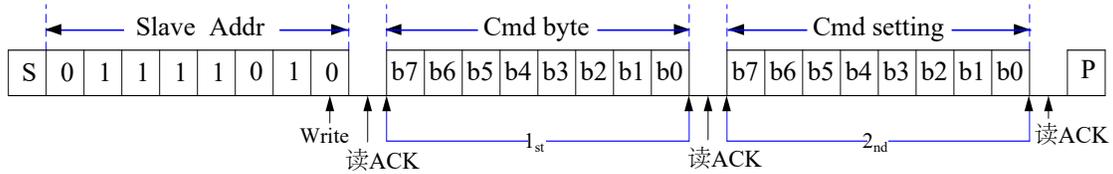
SCL脚是时钟输入脚，SDA脚是串行数据输入/输出脚，当 I2C 总线空闲时，这2个脚都为高电平。



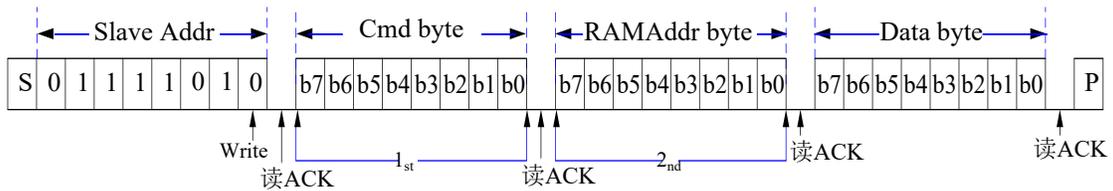
## 10 I2C命令格式

写操作

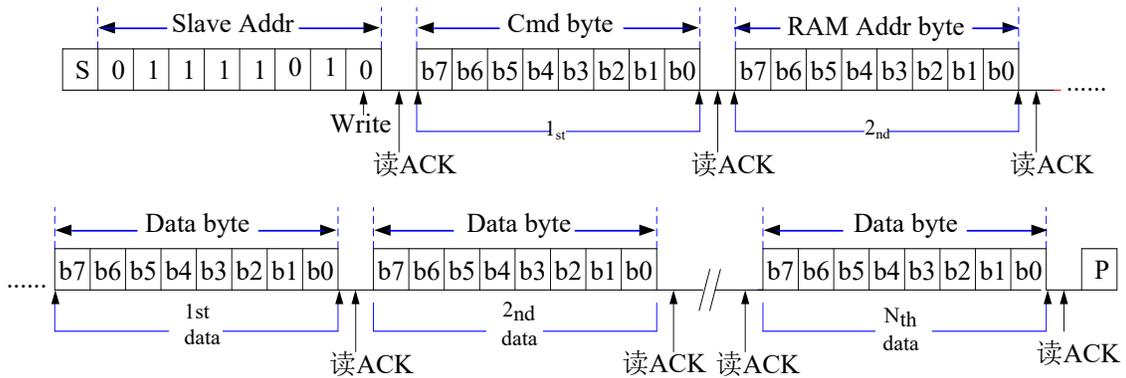
写命令



写单个字节数据到显示RAM

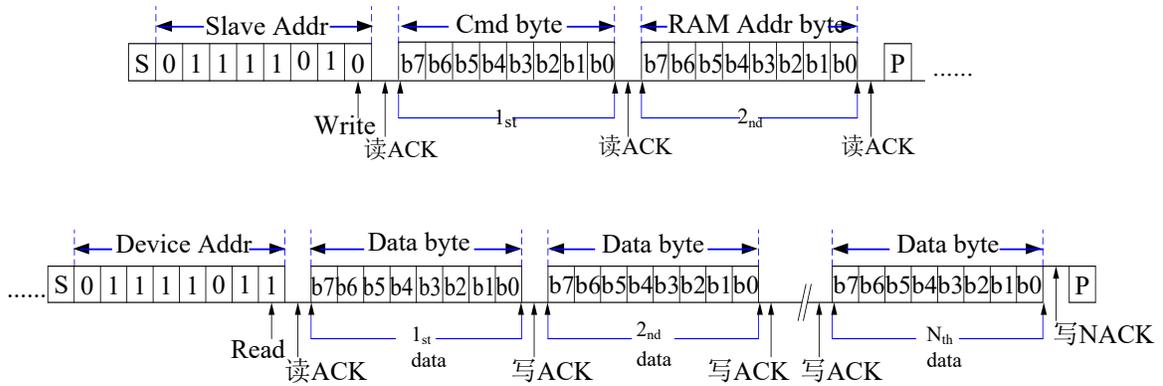


写多个字节数据到显示RAM

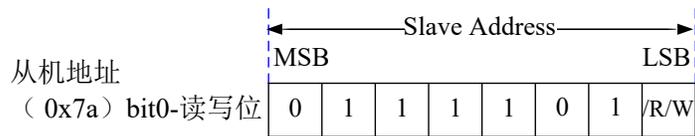


读操作

从显示RAM读多个字节数据



## 11 命令说明



### 11.1 显示数据命令

发送显示数据RAM 起始地址

功能	字节	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	说明	R/W	Def
显示数据命令	1st	1	0	0	0	0	0	0	0		W	
地址指针	2nd	X	A6	A5	A4	A3	A2	A1	A0	显示RAM地址作为起始地址	W	00H

## 11.2 模式设置命令

设置偏压和DUTY

功能	字节	(MSB)Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	(LSB)Bit0
驱动模式设置命令	1st	1	0	0	0	0	0	1	0
Duty和Bias参数	2nd	X	X	Duty2	X	Duty1	Bias1	Duty0	Bias0

Bit 5	Bit 3	Bit 1	Duty
Duty2	Duty1	Duty0	
0	0	0	1/4 duty
1	0	0	1/1 duty
1	0	1	1/2 duty
1	1	0	1/3 duty

Bit 2	Bit0	Bias
Bias1	Bias0	
0	0	1/3 bias
0	1	1/4 bias
1	1	1/2 bias

## 11.3 系统设置命令

设置内部系统振荡器开启/关闭和显示的开启/关闭

功能	字节	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	说明	R/W	Def
系统设置命令	1st	1	0	0	0	0	1	0	0		W	
系统振荡器和显示开启/关闭设置	2nd	X	X	X	X	X	X	S	E		W	00H

Bit 1	Bit 0	内部系统振荡器	LCD 显示
S	E		
0	X	off	off
1	0	on	off
1	1	on	on

## 11.4 帧频设置命令

选择帧频率

功能	字节	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	说明	R/W	Def
帧频率命令	1st	1	0	0	0	0	1	1	0		W	
帧频率设置	2nd	X	X	X	X	X	X	X	F		W	00H

Bit 0	帧频率
F	
0	80Hz
1	160Hz

## 11.5 闪烁频率设置命令

设置LCD整体闪烁频率

功能	字节	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	说明	R/W	Def
闪烁频率命令	1st	1	0	0	0	1	0	0	0		W	
闪烁频率设置	2nd	X	X	X	X	X	X	BK1	BK0		W	00H

Bit 1	Bit 0	闪烁频率
BK1	BK0	
0	0	闪烁关闭
0	1	2Hz
1	0	1Hz
1	1	0.5Hz

## 12 内置电压设置命令

内置电压设置（IVA）命令可设置 16 种电压用于调整LCD驱动电压。

功能	字节	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	说明	R/W	Def
IVA 命令	1 <sup>st</sup>	1	0	0	0	1	0	1	0		W	
IVA 控制	2 <sup>nd</sup>	X	X	DE	VE	DA3	DA2	DA1	DA0	SEG/VLCD 引脚功能通过 DE 位设置。VE 位使能或禁止内部电压调整功能。DA3~DA0 用来调整 VLCD 输出电压。	W	30H

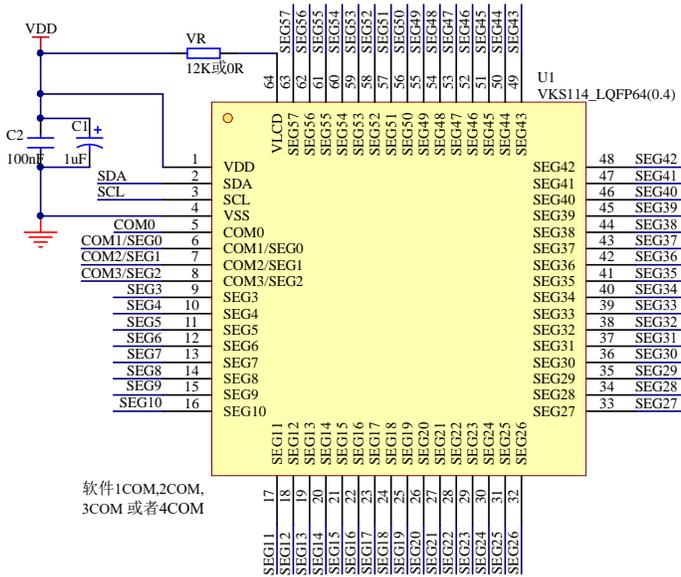
说明：

Bit 5	Bit 4	SEG 71/VLCD 共用引脚选择	内部电压调整功能	说明
DE	VE			
0	0	VLCD 脚	off	<ul style="list-style-type: none"> <li>● VCCA2 和 VLCD 相连，偏置电压由外部 VLCD 引脚提供。</li> <li>● VCCA2 和 VDD 相连，偏置电压由外部 VDD 引脚提供。</li> <li>● VLCD 和 VDD 相连，内部电压跟随器必须通过设置 DA3~DA0 位为“0000”来禁止。</li> </ul>
0	1	VLCD 脚	on	<ul style="list-style-type: none"> <li>● VCCA2 和 VLCD 相连，内部电压调整功能将无法调整内部偏置电压。（偏置电压由 VLCD 引脚提供）</li> <li>● VCCA2 和 VDD 相连，VLCD 引脚电压来自于外部电压，内部电压调整功能将无法调整内部偏置电压。（建议：不使用）</li> <li>● VCCA2 和 VDD 相连，VLCD 引脚浮空且内部电压调整功能使能，则内部电压调整功能可用来调整内部偏置电压。（偏置电压由内部电压调整提供）</li> </ul>
1	0	SEG71 脚/COB	off	<ul style="list-style-type: none"> <li>● VCCA2 和 VLCD 相连，偏置电压由外部 VLCD 引脚提供。</li> <li>● VCCA2 和 VDD 相连时，偏置电压由外部 VDD 引脚提供。</li> <li>● 内部电压跟随器自动禁止，与 DA3~DA0 位无关。</li> </ul>
1	1	SEG71 脚/COB	on	<ul style="list-style-type: none"> <li>● VCCA2 和 VLCD 相连时，VLCD 引脚电压来自于外部电压且内部电压调整功能使能，内部电压调整功能可用来调整内部偏置电压。（偏置电压由内部电压调整提供）</li> <li>● VCCA2 引脚连接到 VDD 引脚时，若内部电压调整功能使能，内部电压调整功能可调整内部偏置电压。（偏置电压由内部电压调整提供）</li> </ul>

- 上电状态：内部电压调整功能使能且 SEG/VLCD 脚选择为 SEG 脚。
- 当 DA0~DA3 位设置为“0000”，内部电压跟随器禁止。
- 当 DA0~DA3 位设置为除“0000”以外的值时，内部电压跟随器使能。

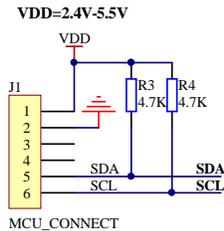
### 13 参考电路

1. 软件配置偏置电压由内部电压调整功能实现：  
VLCD和VDD短接，VR=0R
2. 软件配置偏置电压由VLCD脚提供时：  
(VLCD可以通过VR接到小于5.5V的电源上，VLCD可以大于VDD)  
VLCD通过VR接到VDD上，VDD=5V VR=12K时：  
VLCD大约为4.2V  
建议VR用20K可调电阻调到显示效果最佳，取此时阻值。



软件1COM,2COM,3COM 或者4COM

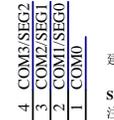
周围干扰比较大时可以在通讯脚上串10R到1k电阻和pF级对地小电容单片机(3.3V)和驱动芯片(5V)供电不一致时，通讯脚建议加电平转换电路



软件配置为4/3/2/1COM  
请根据实际配置连接COM,SEG

COM1/SEG0	5
COM2/SEG1	6
COM3/SEG2	7

SEG3	8
SEG4	9
SEG5	10
SEG6	11
SEG7	12
SEG8	13
SEG9	14
SEG10	15
SEG11	16
SEG12	17
SEG13	18
SEG14	19
SEG15	20
SEG16	21
SEG17	22
SEG18	23
SEG19	24
SEG20	25
SEG21	26
SEG22	27
SEG23	28
SEG24	29
SEG25	30
SEG26	31
SEG27	32
SEG28	33
SEG29	34
SEG30	35
SEG31	36
SEG32	37
SEG33	38
SEG34	39
SEG35	40
SEG36	41
SEG37	42
SEG38	43
SEG39	44
SEG40	45
SEG41	46
SEG42	47
SEG43	48
SEG44	49
SEG45	50
SEG46	51
SEG47	52
SEG48	53
SEG49	54
SEG50	55
SEG51	56
SEG52	57
SEG53	58
SEG54	59
SEG55	60
SEG56	61
SEG57	62



建议芯片的COM脚和LCD的COM脚顺序1对1连接

SEG脚为了PCB走线方便可打乱顺序  
注意写软件时显示RAM对应的顺序也要改过来

RAM0-BIT3	BIT2	BIT1	BIT0
RAM0-BIT7	BIT6	BIT5	BIT4
RAM1-BIT3	BIT2	BIT1	BIT0
RAM1-BIT7	BIT6	BIT5	BIT4
RAM2-BIT3	BIT2	BIT1	BIT0
RAM2-BIT7	BIT6	BIT5	BIT4
RAM3-BIT3	BIT2	BIT1	BIT0
RAM3-BIT7	BIT6	BIT5	BIT4
RAM4-BIT3	BIT2	BIT1	BIT0
RAM4-BIT7	BIT6	BIT5	BIT4
RAM5-BIT3	BIT2	BIT1	BIT0
RAM5-BIT7	BIT6	BIT5	BIT4
RAM6-BIT3	BIT2	BIT1	BIT0
RAM6-BIT7	BIT6	BIT5	BIT4
RAM7-BIT3	BIT2	BIT1	BIT0
RAM7-BIT7	BIT6	BIT5	BIT4
RAM8-BIT3	BIT2	BIT1	BIT0
RAM8-BIT7	BIT6	BIT5	BIT4
RAM9-BIT3	BIT2	BIT1	BIT0
RAM9-BIT7	BIT6	BIT5	BIT4

LCD3  
LCD55X4/56X3/57X2/58X1

## 14 电气特性

### 14.1 极限参数

特性	符号	极限值	单位
电源电压	VDD	-0.3~6.5	V
输入电压	VIN	VSS-0.3~VDD+0.3	V
存贮温度	TSTG	-50~+125	°C
工作温度	TOTG	-40~+85	°C

### 14.2 直流参数

名称	符号	最小值	典型值	最大值	单位	测试条件	
						VDD	条件
工作电压	VDD	2.4	—	5.5	V	—	—
工作电流	I <sub>DD1</sub>	—	25	40	μA	3V	无负载, VLCD=VDD, 1/3 bias, 帧频 80Hz, DA0~DA3="0000", LCD 显示开, 内部 RC 振荡器开。
		—	35	50		5V	
工作电流	I <sub>DD2</sub>	—	2	5	μA	3V	无负载, VLCD=VDD, 1/3 bias, 帧频 80Hz, DA0~DA3="0000", LCD 显示关, 内部 RC 振荡器开。
		—	4	10		5V	
待机电流	I <sub>STB</sub>	—	—	1	μA	3V	无负载, VLCD=VDD, LCD 显示关, 内部 RC 振荡器关。
		—	—	2		5V	
输入低电压	V <sub>IL</sub>	0	—	0.3	VDD	3V	SCL, SDA
						5V	
输入高电压	V <sub>IH</sub>	0.7	—	1.0	VDD	3V	SCL, SDA
						5V	
低电平输出电流	I <sub>OL</sub>	3.0	—	—	mA	3V	V <sub>OL</sub> =0.4V, SDA
		6.0	—	—		5V	
LCD COM 灌电流	I <sub>OL1</sub>	250	400	—	μA	3V	V <sub>OL</sub> =0.3V
		500	800	—		5V	V <sub>OL</sub> =0.5V
LCD COM 端拉电流	I <sub>OH1</sub>	-140	-230	—	μA	3V	V <sub>OH</sub> =2.7V
		-300	-500	—		5V	V <sub>OH</sub> =4.5V
LCD SEG 端灌电流	I <sub>OL2</sub>	250	400	—	μA	3V	V <sub>OL</sub> =0.3V
		500	800	—		5V	V <sub>OL</sub> =0.5V
LCD SEG 端拉电流	I <sub>OH2</sub>	-140	-230	—	μA	3V	V <sub>OH</sub> =2.7V
		-300	-500	—		5V	V <sub>OH</sub> =4.5V

### 14.3 交流参数

#### 帧频率

名称	符号	最小值	典型值	最大值	单位	测试条件	
						VDD	条件
LCD帧频率	$f_{LCD1}$	72	80	88	Hz	4.0V	1/4 duty, 25°C
LCD帧频率	$f_{LCD2}$	144	160	176	Hz	4.0V	1/4 duty, 25°C
LCD帧频率	$f_{LCD3}$	52	80	124	Hz	4.0V	1/4 duty, -40 ~ +85°C
LCD帧频率	$f_{LCD4}$	104	160	248	Hz	4.0V	1/4 duty, -40 ~ +85°C

#### I2C参数

名称	符号	最小值	典型值	最大值	单位	测试条件	
						VDD	条件
时钟频率	$f_{SCL}$	—	—	400	kHz	3.0-5.5V	—
总线空闲时间	$t_{BUF}$	1.3	—	—	μs	3.0-5.5V	在此时间内总线保持空闲直到新的传输开始
Start状态保持时间	$t_{HD: STA}$	0.6	—	—	μs	3.0-5.5V	此周期后, 产生第1个时钟脉冲
SCL低电平时间宽	$t_{LOW}$	1.3	—	—	μs	3.0-5.5V	—
SCL高电平时间宽	$t_{HIGH}$	0.6	—	—	μs	3.0-5.5V	—
Start状态设置时间	$t_{SU: STA}$	0.6	—	—	μs	3.0-5.5V	仅与重复的START信号有关
数据保持时间	$t_{HD: DAT}$	0	—	—	ns	3.0-5.5V	—
数据设置时间	$t_{SU: DAT}$	100	—	—	ns	3.0-5.5V	—
SDA和SCL上升时间	$t_R$	—	—	0.3	μs	3.0-5.5V	周期性采样测试结果
SDA和SCL下降时间	$t_F$	—	—	0.3	μs	3.0-5.5V	周期性采样测试结果
Stop状态设置时间	$t_{SU: STO}$	0.6	—	—	μs	3.0-5.5V	—
有效时钟输出时间	$t_{AA}$	—	—	0.9	μs	3.0-5.5V	—
输入滤波时间常数 (SDA和SCL引脚)	$t_{SP}$	—	—	50	ns	3.0-5.5V	噪声抑制时间





## 16 免责声明

**保修和责任** —— 本文档中的信息是正确可靠的，但我公司对于这些信息的准确性和完整性不作任何保证。对于此类信息的使用后果不负任何责任。在任何情况下，深圳市永嘉微电科技有限公司(以下简称本公司)不会承担任何间接、意外发生、惩罚性的相关性的损害赔偿，不管这些损害赔偿是基于侵权（包括疏忽）、保修、违约合同或是其他法律理论。

**变更的权利** —— 本公司有权在任何时间对此文件发布的信息做出任何改动。更改过的文件将会取代之前所有公布的信息。您可随时查看我们的官网：

<https://www.szvinka.com/>

**适用性** —— 本公司的产品并非是为那些用于对生命和安全有重大关系的系统和设备而设计的。对于使用本公司的产品而导致的故障，造成的人身伤害、甚至死亡、或是严重的财产或环境损害的应用程序。如果本公司的产品应用在此类的设备或应用程序中，本公司对此造成的风险将不承担任何的责任，因此这些风险由客户自行承担。

**应用** —— 在这里所有描述有关产品的任何应用程序仅用于说明的目的。在没有进一步测试或修改的情况下，本公司对该应用程序的指定用途是否合适不作任何表示或保证。本公司不负责协助应用程序或客户的产品设计。同时客户应自行负责决定我司的产品是否适合应用计划产品、计划的

客户应适当的提供设计和运行，保障措施以尽量减少其产品与应用的相关风险。如果因客户的应用或产品的弱点或缺陷所产生的，或因使用其他第三方的产品而造成的任何缺陷、损失、费用支出等问题，本公司不承担任何责任。客户应负责为其使用本公司产品的第三方客户做必要的产品或应用的测试，以避免使用不当而造成不必要的损失。本公司对在此方面不承担任何责任。

**商业销售条件** —— 本公司的产品销售条款适用于通用的商业销售条款。如有其他要求可另出一份单独有效的书面协议，在此种情况下，将适用该单独有效的书面协议条款和条件。关于客户采购本公司的产品，本公司在此明确拒绝适用客户的通用条款和条件。

**出口控制** —— 本文档描述的产品以及其项目可能受出口管制条例限制。出口可能需事先获得国家机关许可。

## 17 历史版本

No.	版本	日期	修订内容	检查
1	1.0	2022-08-10	原始版本	YES
2	1.1	2025-03-14	更新内容	YES

[1] 在开始或完成设计之前，请查阅最近发布的文件。

[2] 自本档发布以来，本档中描述的设备产品状态可能已经发生了变化，并且在多个情况下可能会有所不同。最新的产品状态信息可在互联网上查询，网址为 <https://www.szvinka.com/>